

Der PinTester dient der Analyse von elektrischen Eigenschaften integrierter, elektronischer Bauelemente .

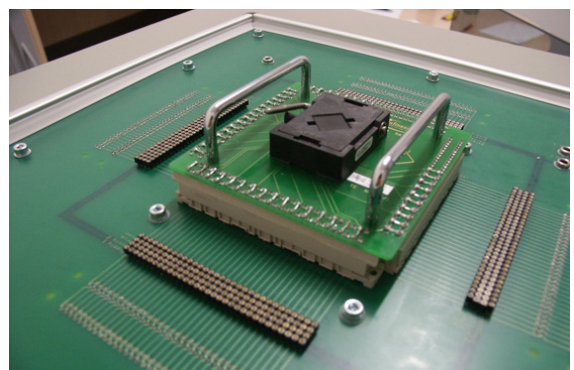
Er kann Sequenzen von Tests an einem Bauteil (DUT = Device Under Test, zu prüfendes Bauteil) durchführen, die der Designverifikation, Fehleranalyse und dem Test der Funktionsfähigkeit dienen.

Mit Hilfe eines grafischen Editors können Testpläne zusammengestellt, Pingruppen ausgewählt und Parameter eingestellt werden. Die Messergebnisse werden in einer zentralen Datenbank gespeichert und stehen einer späteren Auswertung oder dem Vergleich mit anderen Bauelementen zur Verfügung.



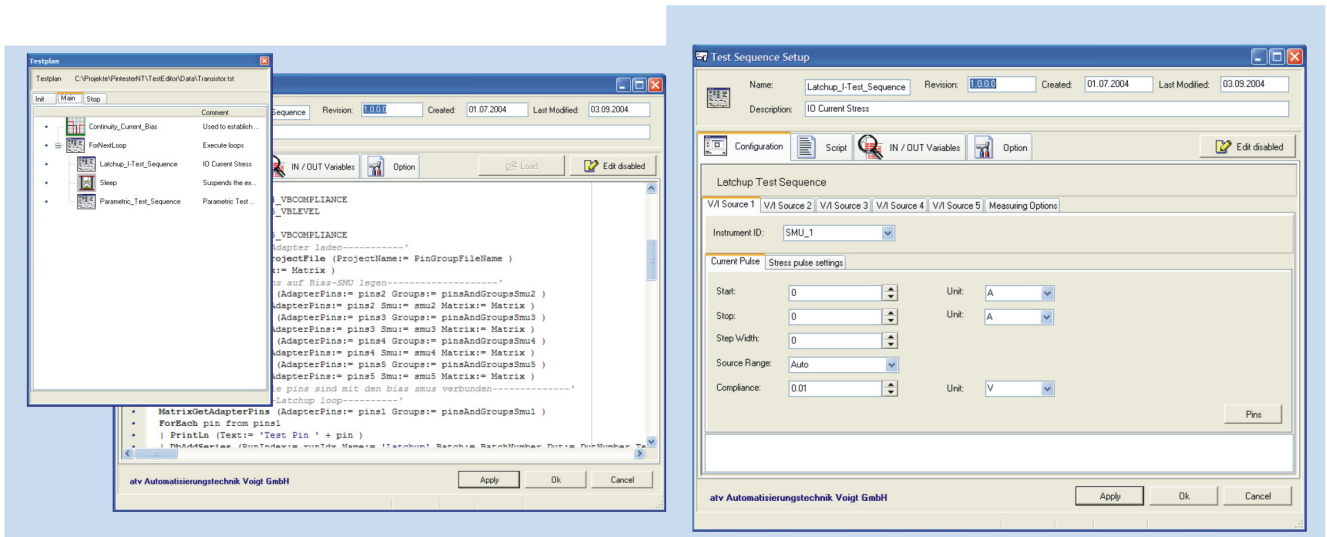
- Skalierbare Schaltmatrix zur Verschaltung der Messgeräte auf Bauteilanschlüsse
- Stimulation von digitalen Bauelementen durch digitale Muster
- Patternsequenzen mit einstellbarem Low-/High-Signalpegel
- Patternrückleseoption für Funktionstests
- Präzisions-Strom-/Spannungsquellen zur exakten Messung kleiner Ströme und Spannungen
- Frei einstellbare Strom-/Spannungsbegrenzung zum Schutz des Bauelements
- Wechselbare Testkopf-Platinen (DUT-Boards auf PogoPins) für bauelementspezifischen Anpassung des Testsystems.

- Selbsttätige Ausführung von Testsequenzen und verknüpften Operationen (Schaltmatrixoperationen, Proberbewegung, Ansteuerung externer Geräte)
- Große Auswahl an Ausführungsoptionen (z.B. komplette Testsequenz, nur Teilsequenz, Sequenz bis Fehler ...)
- Freie Positionierung von Schleifen und Konditionen im grafischen Editor
- Freie Gestaltung der Parametrierungsoberfläche (Platzierung der Dialogelemente, Parametervorgabe, Änderungsbeschränkungen)
- Kundenspezifische Anpassung mit zusätzlichen Messgeräten möglich



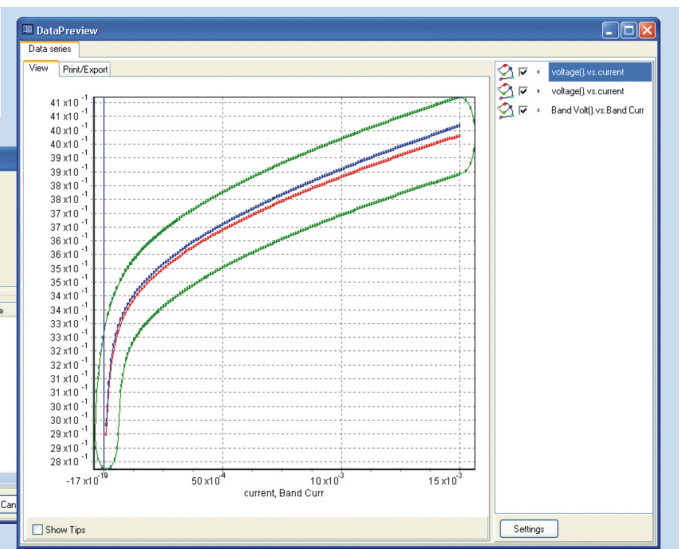
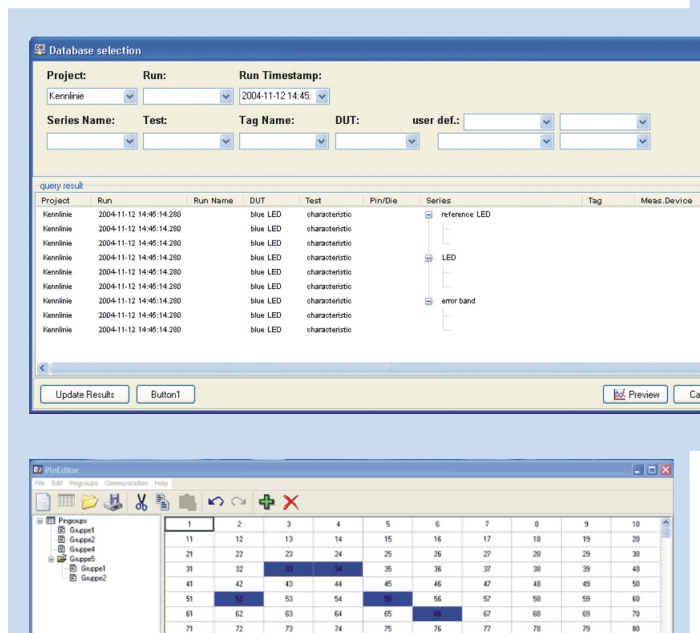
- Vordefinierte Tests, wie CurveTrace (Messung der Eingangskennlinien der Bauteilepins), Latchup (Zündung eines parasitären Thyristors in IC-Strukturen durch Spannungs- oder Strompulse), IDDQ (statische Ruhestrommessung bei CMOS-Technik)

Die modulare Testsoftware, basierend auf Windows XP® Technologie, besitzt eine durchgehend grafische Bedienoberfläche. Der Testplan (eine Folge von Testsequenzen) kann durch einfache Drag-and-Drop Operationen aus einer Bibliothek zusammengestellt werden. Jede Testsequenz besteht aus einer grafischen Parametrierungsoberfläche und einem Testscript.



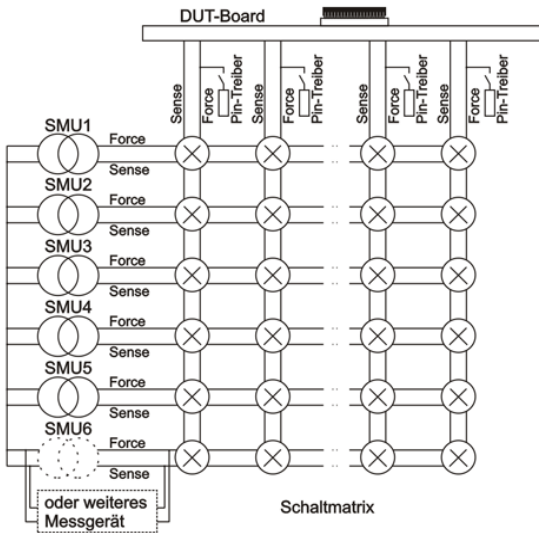
Auf Basis dieser Teilung können Bedienoberflächen und testabläufe individuell angepasst oder neue Tests kreiert werden. Die während des Testdurchlaufs in einer SQL Datenbank erzeugten Messdaten können in einer Reporting Software visualisiert, weiterverarbeitet und exportiert werden.

Bei der Visualisierung der Messdaten stehen viele Vergleichs- und Auswertungsmöglichkeiten zur Verfügung. (z.B. Vergleich von Testreihen, GoldenDevice Auswertung).



Für das komfortable Testen von Bauteilen mit vielen Anschlüssen steht ein Pineditor zur Verfügung. Mit Hilfe dieses Pineditors können Pins mit gleicher Funktion oder Funktionsart zusammengefasst, benannt und gruppiert getestet werden.

Der Aufbau des Testsystems besteht aus separaten SMU (Source Measure Unit) an einer Schaltmatrix, die wahlfrei jeden Kreuzungspunkt zwischen den Pins und den SMU schließen und öffnen kann. Der Systemaufbau lässt sich sowohl in der Pinanzahl als auch in der Bestückung mit SMU frei skalieren.



- Quellen auf Basis Keithley® Sourcemeter 2612 (Dual-Channel-System)
- 4-Quadrantenbetrieb (Verwendung als Quell oder Senke)
- Messung von Strom und Spannung für jeden Messpunkt
- Strom-/Spannungsbegrenzung parametrierbar
- Synchronisation der Geräte durch internen Triggerlink-Controller



- Vierpoliger Systemaufbau (Force-Sense)
- Aufbau aus Keithley® Switchingkomponenten 7200-HD und Matrixkarten
- Modularer Matrixaufbau aus separater Schaltungselektronik und Relaiskarten für erleichterte Wartung und Erweiterung
- Kompletter Zugriff auf Schaltmatrix aus der Scriptsprache

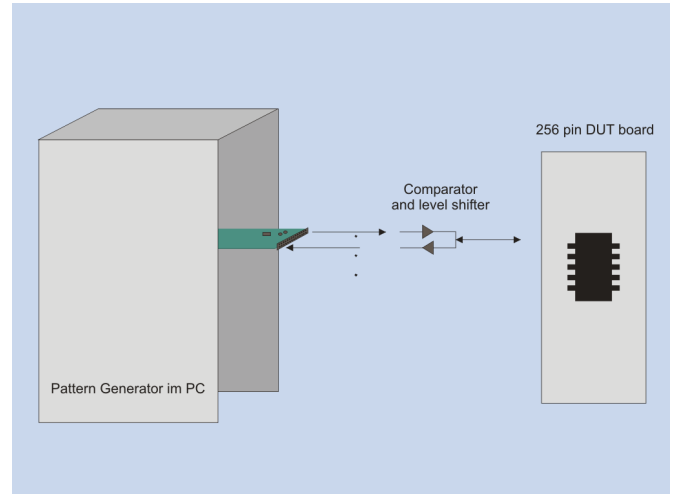


- Große Treiberbibliothek zur Unterstützung externer Geräte (LCR-Meter, Oszilloskope, Multimeter ...)
- kundenspezifische Testköpfe realisierbar
- ZIF (Zero Insertion Force) Testkopf für hohe Pinanzahl (>512)
- Verifier compatible Adapter verfügbar

PinTester - Digital Pattern Stimuli

Der PinTester kann mittels des Pattern Generators das Testbauteil mit einer digitalen Sequenz stimulieren (Vectoring). Damit kann das Bauteil vor einer Messung in einen bestimmten internen Zustand versetzt werden. Auch komplexe Schaltkreise lassen sich dadurch ohne weiteren Beschaltungsaufwand testen.

- Digitales Pattern in Taktfrequenz und Signalpegeln parametrierbar
- Digitale Signale an allen Pins verfügbar
- Patterngenerator mit mind. 16MB internem Datenpuffer
- Simultanes, synchrones Rücklesen aller Digital-signale zur Auswertung der Bauteilreaktion
- Signalpegel (Low, High, Rückleseschwelle) im Bereich 0 bis 10V einstellbar
- Ausgabefrequenz bis 1MHz
- Grafischer Editor zum Einrichten und Auswerten der Patternfolgen



- Patternausgabe durch Scriptsprache steuerbar
- Lückenlose Übernahme der Signalpegel auf Bias-Quellen während der Messung

